# 3. ЛАБОРАТОРНА РОБОТА №2

# СИНТЕЗ БЛОКІВ МІКРОПРОГРАМНОГО УПРАВЛІННЯ

***Мета роботи:*** Дослідити засоби побудови блоків мікропрограмного управління. Одержати навички в проектуванні й налагодженні схем пристроїв управління з мікропрограмним управлінням.

## Теоретичні відомості

БМУ функціонує у відповідності з *принципом мікропрограмного управління*, що полягає в наступному.

Спрощена структурна схема БМУ наведена на рис. 3.1.



Рис. 3.1. Структурна схема БМУ

Основні функціональні частини БМУ:

|  |  |  |
| --- | --- | --- |
| РАМК | – | регістр адреси МК; |
| СФАМК | – | схема формування адреси МК; |
| ПМК | – | пам'ять МК; |
| РМК | – | регістр МК; |
| *Аі* | – | адреса МК; |
| *CLK* | – | синхросигнал; |
| {*xi*} | – | логічні умови; |
| *D* | – | вхід завдання початкової адреси мікропрограми. |

МК розміщуються у пам’яті мікрокоманд. На рис. 3.2 наведений формат мікрокоманди.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| МК | *β*1 | *β*2 | *β*3 | *β*4 |

Рис. 3.2. Формат мікрокоманди

Сигнали зони *β*2 управляють вузлами комп'ютера, зони *β*3 – визначають тривалість цих сигналів, сигнали зони *β*1 разом із логічними умовами {*xi*} поступають на вхід СФАМК і формують адресу наступної МК. За черговим сигналом *CLK* адреса наступної МК буде сформована у РАМК. Зона *β*4 використовується для виконання допоміжних функції, наприклад контролю апаратури.

Структурна схема БМУ з урахуванням зони затримки управляючих сигналів зображена на рис. 3.3.

У обчислювальних системах зона *β*4 може складатися із сотні розрядів. Найчастіше цю зону використають для контролю апаратури.

Схема контролю має вигляд зображений на рис. 3.4. Для контролю використають операцію згортки (суму за модулем 2). У цьому випадку зона *β*4 має довжину 1 розряд, вміст цього розряду доповнює кількість 1 у слові мікрокоманді до парної (або непарної, при контролі слова МК на непарність).



Рис. 3.3. Формування тривалості управляючих сигналів

##### Рис. 3.4. Схема контролю слова МК на парність

### БМУ з примусовою адресацією

За примусової адресації зона *β*1 має наступний формат:

,

|  |  |  |  |
| --- | --- | --- | --- |
| де | *М* | – | поле управління мультиплексором; |
|  | *q* | – | довжина поля управління мультиплексором; |
|  | *К* | – | константа, що визначає адресу наступної мікрокоманди; |
|  | *n* | – | розрядність адреси мікрокоманди. |

Довжина поля управління мультиплексором визначається за формулою:

*q*= ]log2(*k*+2)

де *k* – кількість зовнішніх умов.

Поле константи *К* являє собою (*n*–1) старших розрядів адреси мікрокоманди.

Формат адреси мікрокоманди має наступний вигляд:



де *α*– визначає умову переходу, яка формується на виході мультиплексора в залежності від логічних умов *Хi*.

Спрощена структурна схема БМУ з примусовою адресацією зображена на рис. 3.5. На цій та подальших схемах БМУ входи для занесення початкової адреси *D* в РАМК умовно не показані.



##### Рис. 3.5. Структурна схема БМУ з примусовою адресацією

### БМУ з відносною адресацією

За відносної адресації адреса наступної МК визначається за формулою:

*,*

|  |  |  |  |
| --- | --- | --- | --- |
| де | *S* | – | приріст адреси МК; |
|  | *α* | – | сигнал на виході мультиплексора, що залежить від логічних умов *Хi*. |

Формат зони *β*1 у загальному вигляді:

.

Довжину поля *S* визначають за виразом:

*nS* = ]log2*N*[ + 1,

де *N* – максимальний приріст, додатковий знаковий розряд додається для визначення напрямку переходу (зменшення або збільшення адреси).

Структурна схема БМУ наведена на рис. 3.6.



##### Рис. 3.6. Структурна схема БМУ з відносною адресацією

*Приклад .*Побудувати структурну схему БМУ і карту пам'яті мікропрограм для мікроалгоритму виконання операції множення. Мікроалгоритм повинен забезпечувати управління арифметико-логічним пристроєм із розподіленою логікою.

*Вихідні дані:*

* Спосіб адресації мікрокоманд – примусовий;
* Структура ПМК – лінійна;
* Ємність ПМК – 16 слів;
* Тривалість мікрооперації підсумовування – 4 такти;
* Початкова адреса мікропрограми – 0007*h*;
* Виконати перевірку слова МК на непарність;
* Розрядність операндів – 16 розрядів;
* Розрядність регістрів та суматорів – 8 розрядів.

*Виконання завдання*

Структурна схема пристрою для виконання операції множення першим способом з урахуванням елементної бази наведена на рис. 3.7. Мікроалгоритм управління роботою пристрою наведений на рис. 3.8. Змістовний МА наведений на рис. 3.9.



##### Рис. 3.7. Структурна схема пристрою множеня

|  |  |
| --- | --- |
|  |  |
| Рис. 3.9. Закодований алгоритм управління пристроєм множення |
| Рис. 3.8. Змістовний мікроалгоритм |

Визначимо формат зони *β*1:

**; **;

*; .*

Визначимо спосіб управління мультиплексором (табл. 3.11).

|  |  |
| --- | --- |
| *Таблиця 3.1.* Кодування поля *М* | |
| *m*2 *m*1 | УС |
| 00  01  10  11 | 0  *ТС*  *z*  1 |

Визначимо формат зони *β*2. Для максимального способу кодування управляючих сигналів розрахуємо розрядність коду дешифратора за виразом (3.2):

*.*

Наведемо кодування сигналів у зоні *β*2 (табл. 3.12).

|  |  |
| --- | --- |
| *Таблиця 3.2.* Кодування сигналів | |
| *α*2 *α*1 | УС |
| 00  01  10  11 | −  *y*1  *y*2  *y*3 |

За виразом (3.3) розрахуємо довжину зони *β*3:

**;

*.*

Для перевірки на парність у зоні *β*4 необхідно виділити один розряд.

Отримаємо наступний формат мікрокоманди ():



Розміщуємо мікрокоманди в пам’яті мікрокоманд (рис. 3.10).



##### Рис. 3.10. Розміщення мікрокоманд в ПМК

Карта програмування БМУ наведена у табл. 3.3.

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| *Таблиця 3.3.* Карта програмування БМУ | | | | | | | |
| № МК | Адреса | *β*1 | | *β*2 | *β*3 | | *β*4 |
| *k* | *m* | *α*2 *α*1 | ЗР |  |
| П(1)  2  3  4  5  К(6) | 0111  1000  1010  1100  1101  1011 | 100  101  110  110  101  101 | 00  00  01  11  10  11 | 00  01  00  10  11  00 | 0  0  0  1  0  0 | 00  00  00  01  00  00 | 0  0  1  1  0  1 |

Структурна схема БМУ із лінійною ПМК та примусовим способом адресації мікрокоманд зображена на рис. 3.11.



##### Рис. 3.11. Схема БМУ з примусовою адресацією

## Підготовка до роботи

1. Варіанти завдання визначаються молодшими розрядами a7,…,a1 двійкового номера залікової книжки..

2. Розробити структурну схему операційного пристрою та змістовний мікроалгоритм обробки додатних чисел відповідно до завдання наведеного у табл. 3.4. Для побудови схеми використати комбінаційний суматор, регістр-лічильник циклів та асинхронні регістри, що мають входи управління зсувами і занесенням інформації. На структурный схемі повинні бути зазначені розрядність регістрів та шин.

3. Розробити функціональну схему операційного пристрою.

4. Виконати логічне моделювання роботи операційного пристрою за допомогою цифрової діаграми для вибраних значень операндів і їх розрядності.

*Таблиця 3.4.*Варіанти завдання

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| *a*6 | *a*5 | *a*4 | Функція | Розрядність  операндів  (без знаку) |
| 0 | 0 | 0 | *D*=2*C+*4*AB* | 4 |
| 0 | 0 | 1 | *D*=2*A*(*B*+1)+0,5*C* | 4 |
| 0 | 1 | 0 | *D*=*A*(*B*+1)+2*C* | 4 |
| 0 | 1 | 1 | *D*=*A*(*B*-1)+0,5*C* | 4 |
| 1 | 0 | 0 | 1-й спосіб множення | 7 |
| 1 | 0 | 1 | 2-й спосіб множення | 7 |
| 1 | 1 | 0 | 3-й спосіб множення | 7 |
| 1 | 1 | 1 | 4-й спосіб множення | 7 |

5. Побудувати структурну і функціональну схему БМУ, а також карту програмування ПМК для мікроалгоритму виконання заданої операції.

6. Використувати горизонтальне програмування зони управляючих сигналів. Врахувати дані, наведені у табл. 3.5 і 3.6.

*Таблиця 3.5.*Варіанти завдання

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| *a*4 | *a*2 | Спосіб адресації мікрокоманд | Ємність  ПМК, слова | Використати зону β4 для перевірки слова МК |
| 0 | 0 | примусовий | 32 | на непарність |
| 0 | 1 | на парність |
| 1 | 0 | відносний | 16 | на непарність |
| 1 | 1 | на парність |

*Таблиця 3.6.*Варіанти завдання

|  |  |  |  |
| --- | --- | --- | --- |
| *a*6 | *a*5 | *a*4 | Тривалість мікрооперації підсумовування, такти |
| 0 | 0 | 0 | 7 |
| 0 | 0 | 1 | 4 |
| 0 | 1 | 0 | 3 |
| 0 | 1 | 1 | 6 |
| 1 | 0 | 0 | 11 |
| 1 | 0 | 1 | 4 |
| 1 | 1 | 0 | 5 |
| 1 | 1 | 1 | 2 |
| Інщі мікрооперації виконуються за один такт | | | |

## Виконання роботи

1. Використовуючи моделюючу систему AFDK (ПРОГМОЛС 2.0) побудува­ти і налагодити пристрій для виконання заданої операції. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку.
2. На спроектованому пристрої виконати числовий приклад і порівняти результат з одержаним при логічному моделюванні.

## Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; висновки.

## Контрольні питання

1. Наведіть загальну конструктивно-функціональну структуру ЕОМ, пояснити загальне призначення БМУ та АЛП.
2. Наведіть порівняльну характеристику АЛП з розподіленою та зосередженою логікою.
3. Приведіть етапи побудови АЛП із розподіленою логікою.
4. Визначіть призначення АЛП у ЕОМ. Наведіть класифікацію АЛП.
5. Визначіть призначення БМУ у ЕОМ, наведіть класифікації БМУ.
6. Поясніть, що розуміють під принципом мікропрограмного управління?
7. Наведіть класифікацію БМУ з точки зору забезпечення тривалості виконання мікрооперацій. Наведіть недоліки і переваги кожного із способів.
8. Як забезпечується тривалість виконання мікрооперацій при асинхронному способі управління виконанням МК у БМУ?
9. Наведіть формат слова мікрокоманди і поясніть призначення кожної із зон.
10. Як визначити довжину зони *β*2 при горизонтальному способі мікропрограмування?
11. Назвіть способи формування структури зони *β*2, переваги та недоліки кожного із способів.
12. Як визначити довжину зони *β*3 формування управляючих сигналів БМУ при асинхронному способі управління виконанням МК?
13. Назвіть способи формування структури зони *β*1, переваги та недоліки кожного із способів.
14. Як скоротити довжину зони *β*1 при застосуванні примусової адресації МК?
15. Наведіть приклад застосування зони *β*4.